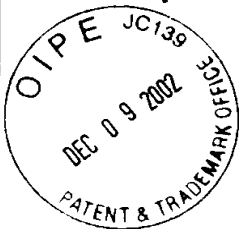


PATENT

Customer No. 31561
Attorney Docket No.: 08878-US-PA

2
1765



IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re application of

Applicant : Tsung-Hsien Wu
Application No. : 10/064,560
Filed : 2002/7/26
For : FABRICATION METHOD FOR SEMICONDUCTOR
HOLE
Examiner :

ASSISTANT COMMISSIONER FOR PATENTS
Washington, D.C. 20231

RECEIVED
DEC 10 2002
TC 1700

Dear Sirs:

Transmitted herewith is a certified copy of Taiwan Application No.: 91112176,
filed on: 2002/6/6.

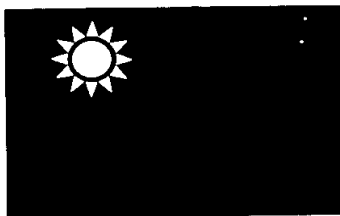
A return prepaid postcard is also included herewith.

Respectfully Submitted,
JIANQ CHYUN Intellectual Property Office

Dated: December 3, 2002

By: *Belinda Lee*
Belinda Lee
Registration No.: 46,863

Please send future correspondence to:
7F.-1, No. 100, Roosevelt Rd.,
Sec. 2, Taipei 100, Taiwan, R.O.C.
Tel: 886-2-2369 2800
Fax: 886-2-2369 7233 / 886-2-2369 7234



中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE
MINISTRY OF ECONOMIC AFFAIRS
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，
其申請資料如下：

This is to certify that annexed is a true copy from the records of this
office of the application as originally filed which is identified hereunder:

申 請 日：西元 2002 年 06 月 06 日
Application Date

申 請 案 號：091112176
Application No.

申 請 人：旺宏電子股份有限公司
Applicant(s)

RECEIVED
DEC 10 2002
TC 1700

局 長
Director General

陳 明 邦

發文日期：西元 2002 年 8 月 20 日
Issue Date

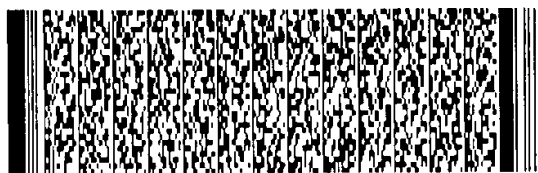
發文字號：09111016096
Serial No.

申請日期：	案號：
類別：	

(以上各欄由本局填註)

發明專利說明書

一、 發明名稱	中 文	形成半導體孔洞的方法
	英 文	FABRICATION METHOD FOR SEMICONDUCTOR HOLE
二、 發明人	姓 名 (中文)	1. 吳宗顯
	姓 名 (英文)	1. Tsung-Hsien Wu
	國 籍	1. 中華民國
	住、居所	1. 新竹市金竹路138號8樓之2
三、 申請人	姓 名 (名稱) (中文)	1. 旺宏電子股份有限公司
	姓 名 (名稱) (英文)	1. Macronix International Co., Ltd.
	國 籍	1. 中華民國
	住、居所 (事務所)	1. 新竹科學工業園區力行路十六號
	代表人 姓 名 (中文)	1. 胡定華
	代表人 姓 名 (英文)	1. Ding-Hua Hu

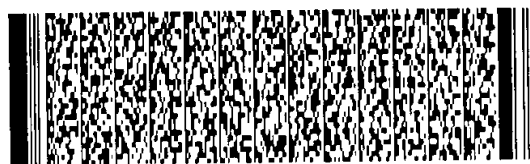
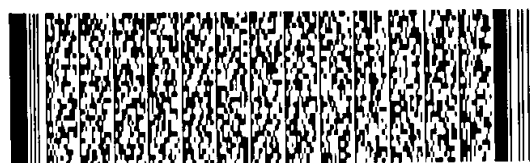


四、中文發明摘要 (發明之名稱：形成半導體孔洞的方法)

一種形成半導體孔洞的方法，此方法是將所需之橢圓或正圓的孔洞圖案，藉由具有對角的數個方形圖案之第一光罩進行第一次曝光，且第一光罩的方形圖案旋轉45度角。隨後由具有與第一光罩的方形圖案互為鏡像之圖案的第二光罩進行第二次曝光，以防止對角孔洞之間的光阻坍塌。

英文發明摘要 (發明之名稱：FABRICATION METHOD FOR SEMICONDUCTOR HOLE)

A fabrication method for a semiconductor hole is described. The method provides a circular or a elliptical hole pattern. A first exposure is performed with a first photomask that comprises a plurality of diagonally allocated square patterns wherein the square patterns on the first photomask are tilted at an angle of 45 degrees. Thereafter, a second exposure is performed using a second photomask, wherein patterns on the second photomask are mirror images of those on the second



四、中文發明摘要 (發明之名稱：形成半導體孔洞的方法)

英文發明摘要 (發明之名稱：FABRICATION METHOD FOR SEMICONDUCTOR HOLE)

photomask to prevent the peeling of the photoresist at between the diagonally allocated square patterns.



本案已向

國(地區)申請專利

申請日期

案號

主張優先權

無

有關微生物已寄存於

寄存日期

寄存號碼

無

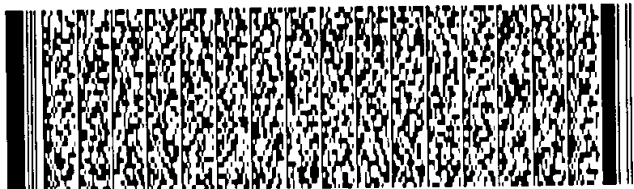
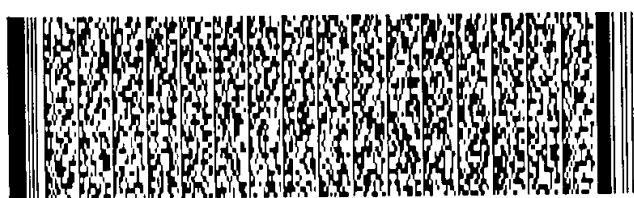
五、發明說明 (1)

本發明是一種半導體圖案化的方法。特別是關於一種形成半導體孔洞的方法。

近來，半導體業均趨向縮小電路元件的設計發展，而於整個半導體製程中最為舉足輕重的步驟之一即為微影製程 (photolithography)。凡是與半導體元件結構相關例如各層薄膜的圖案，都是由微影製程來決定其關鍵尺寸 (critical dimension ; CD) 的大小，也決定於微影製程技術的發展。所以，光罩圖案轉移 (transfer) 的精確性，便佔了非常重要的地位，若是圖案的轉移不正確，則會影響晶片上之關鍵尺寸的容忍度 (tolerance)，降低曝光的解析度。

鄰近效應 (proximity effect) 是在做光罩圖案的轉移時，影響其投影在晶片表面上關鍵尺寸準確度最大的因素。此種效應是當光束透過光罩上的圖案成像在晶片上時，一方面由於光束會產生繞射現象而使得光束產生扭曲 (optical distortion)。另一方面，光束會透過晶片表面的光阻層 (photoresist) 經由晶片的基底再反射回來，產生干涉的現象，因此會重複曝光，而改變在光阻層上實際的曝光量。此種現象當製程之線寬愈小時愈明顯，尤其是其線寬接近於光源之波長時。而目前形成圓形或橢圓形孔洞的方法，不是利用光學近接校正法 (optical proximity correction, 簡稱 OPC) 就是採取製程上較簡單的兩次曝光 (2-in-1) 法，來防止上述問題產生。

而習知利用兩次曝光來形成半導體孔洞的製造流程示



五、發明說明 (2)

意圖與其I-I剖面圖則如第1A、1B圖以及第2A、2B圖所示。

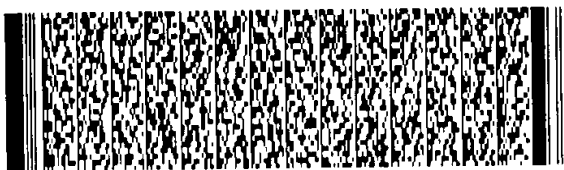
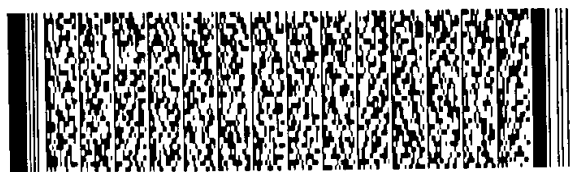
第1A圖是進行曝光製程的示意圖；而第1B圖則是第1A圖之I-I剖面的剖面圖。

請參照第1A圖與第1B圖，於一基底100上形成一介電層102，然後於介電層102上形成一光阻層104。接著，利用一第一光罩(未繪示)作為光罩進行第一次曝光，以於光阻層104上成像，其中第一光罩上的圖案為方形圖案。而且，第一光罩上的圖案經曝光後，會轉移至光阻層104上成為對角分布的兩個第一區域106。然後，利用一第二光罩(未繪示)作為光罩進行第二次曝光，以於光阻層104上成像，其中第二光罩上的圖案為方形圖案。而且，第二光罩上的圖案經曝光後，轉移至光阻層104上而成為對角分布的兩個第二區域108，其中第一區域106與第二區域108的位置呈鏡像(mirror image)排列。

第2A圖是進行顯影製程的示意圖；而第2B圖則是第2A圖之I-I剖面的剖面圖。

然後，請參照第2A圖與第2B圖，利用顯影製程將第一區域106與第二區域108的光阻層104去除，以於光阻層104a中形成孔洞110並暴露出介電層102。

然而，上述於光阻層104a中形成孔洞110的方法卻容易因為第一次曝光時有漏光產生，於第二次曝光時也有漏光產生，因此兩次漏光現象加起來，會把光阻層104上對角位置的第一區域106與第二區域108之間曝成一容易倒塌



五、發明說明 (3)

的小圓柱112(請見第1A圖)，因此容易使光阻層坍塌(peeling)，而於後續製程在介電層中產生缺陷(defect)。所以為防止光阻坍塌就需要限制孔洞間的距離，而導致無法增加圖案密度，阻礙半導體元件朝向小型化的發展。

因此，本發明的目的在提供一種形成半導體孔洞的方法，以提昇孔洞之間的光學影像對比，進而防止孔洞之間的光阻坍塌。

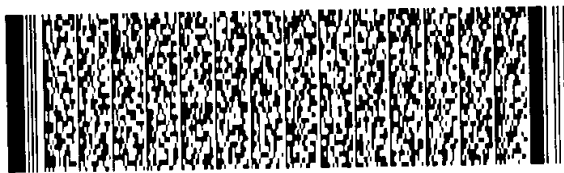
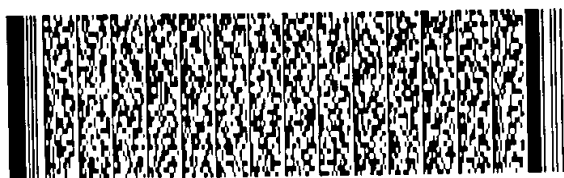
本發明的再一目的在提供一種形成半導體孔洞的方法，以增加孔洞之圖形密度。

本發明的另一目的在提供一種以十字形曝光成像形成半導體孔洞的方法，以減少使用光學近接校正法，使製程簡單化。

本發明的又一目的在提供一種形成半導體孔洞的方法，以提昇晶片良率。

根據上述與其它目的，本發明提出一種形成半導體孔洞的方法，此方法是將所需之橢圓或正圓的孔洞圖案，藉由具有對角方形圖案的第一光罩進行第一次曝光，隨後由具有兩對角方形圖案的第二光罩進行第二次曝光，且第一光罩與第二光罩上的方形圖案呈鏡像並傾斜45度。

本發明將積體電路所需之孔洞圖案，以旋轉一固定角度如45度的方形圖案作為光罩上的圖案，這種方法較習知利用呈鏡像的兩個具有無傾斜對角方形圖案的光罩進行兩次曝光的方法更能提昇孔洞之間的光學影像對比，進而防



五、發明說明 (4)

止孔洞之間的光阻坍塌。此外，本發明可以增加孔洞之圖形密度。使得晶片在進行微影製程時，能達到產品設計所要求的標準，進而提昇產品的良率與產能，也可以減少微影製程使用光學近接校正法，藉以簡化製程。

為讓本發明之上述和其他目的、特徵和優點能更明顯易懂，下文特舉一較佳實施例，並配合所附圖式，作詳細說明如下：

標記之簡單說明：

100：基底

102，102a：介電層

104，104a：光阻層

106：第一區域

108：第二區域

110：孔洞

112：圓柱

300：於基底上形成光阻

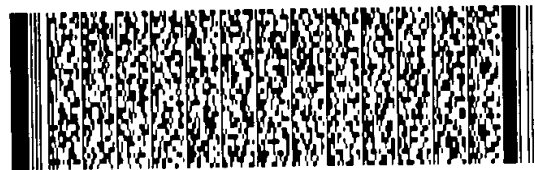
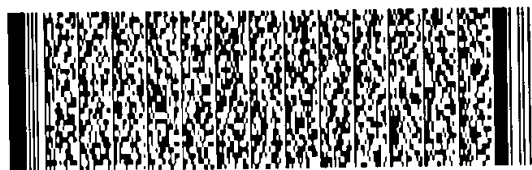
302：利用具有兩對角方形圖案的第一光罩進行第一次曝光，且第一光罩上的每一方形圖案呈一固定角度傾斜

304：利用具有兩對角方形圖案的第二次光罩進行第二次曝光，且第二光罩上的每一方形圖案呈45度傾斜，而第一與第二光罩的方形圖案係呈鏡像

306：進行顯影

308：進行離子植入

400：光罩圖案



五、發明說明 (5)

402 : 習知方形圖案

404 : 傾斜方形圖案

406, 408 : 對角最短距離

θ : 固定角度

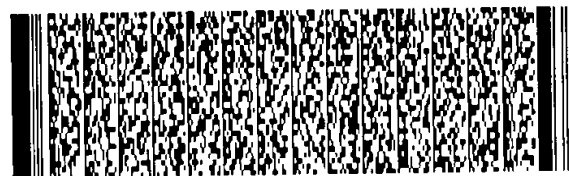
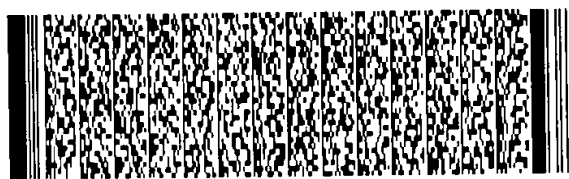
實施例

第3圖是依照本發明一較佳實施例之形成孔洞的製造步驟圖。

請參照第3圖，於步驟300中，於基底上形成光阻，其中的基底譬如包括有半導體基底、半導體元件、導體層、介電層等等。舉例來說，步驟300可包括先於一半導體基底上形成一半導體元件，再於半導體基底上形成一層介電層覆蓋半導體元件。之後，平坦化介電層，再於平坦化的介電層上形成一光阻層。

然後，於步驟302中，利用具有兩對角多邊形圖案的第一光罩進行第一次曝光，且第一光罩上的每一多邊形圖案分別與其一排列方向旋轉一固定角度，於本實施例所使用的光罩乃是採用正方形的圖案作為曝光形成圓形或橢圓形孔洞的圖案，而且最佳的固定角度45度。因為呈45度角傾斜的兩對角方形圖案之最短距離與習知呈水平排列的方形圖案之最短距離的差距最大，所以降低漏光造成缺陷的效果最佳，故能防止顯影後的孔洞部位間的光阻坍塌(peeling)，而致使蝕刻形成後的孔洞產生缺陷(defect)。

接著，於步驟304中，利用具有兩對角多邊形圖案的



五、發明說明 (6)

第二光罩進行第二次曝光，且第二光罩上的每一多邊形圖案分別自該排列方向旋轉一固定角度如45度，而以本實施例而言，第一與第二光罩的方形圖案係呈鏡像。

於步驟306中，進行顯影，以於光阻中形成孔洞。然後，還可以於步驟308中，進行離子植入。此外，於光阻中形成孔洞之後，也可以利用這個有孔洞的光阻層作為罩幕，對介電層進行蝕刻，以於介電層中形成接觸窗洞。之後，還可包括去除光阻等步驟。

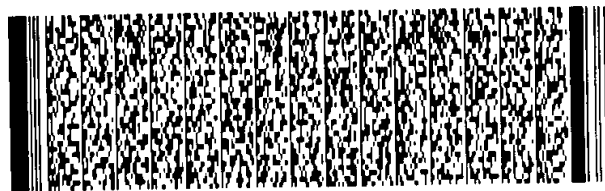
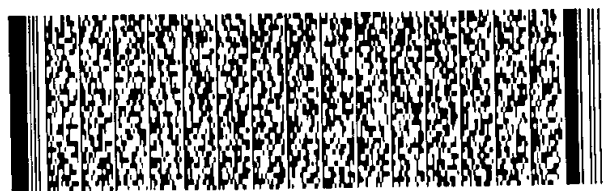
另外，本發明除了上述實施例所描述的離子植入、接觸窗洞製程之外，本發明亦可應用於蝕刻形成圓形或橢圓形圖案的製程以及形成介層窗洞(via hole)的製程。

為了更清楚解釋本發明之特徵，請參考第4圖所示之形成孔洞的佈局俯視圖。

請參照4圖，依照本發明的製程所需之光罩圖案400係數個正方形圖案所組成的光罩圖案。因為本實施例中是以旋轉固定角度 θ 為45度的兩對角正方形圖案404(以實線表示)之最短距離406較習知呈水平排列的正方形圖案402之最短距離408要大，所以本發明確實能夠提昇孔洞之間的光學影像對比，進而避免曝光時產生的漏光把每一正方形圖案對角位置之間的光阻層弄塌，而在蝕刻製程後於被圖案化的介電層中產生缺陷。

綜上所述，本發明之特徵包括：

1. 本發明利用自排列方向旋轉固定角度的兩對角多邊形圖案作為第一與第二光罩上的圖案進行二次曝光，故較



五、發明說明 (7)

習知以呈水平無旋轉的方形圖案曝光形成孔洞的方法更能提昇孔洞之間的光學影像對比，進而降低漏光所造成的缺陷。

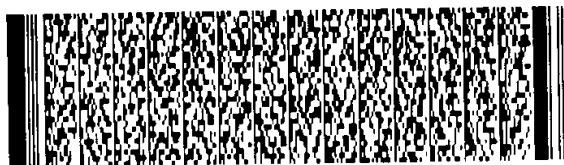
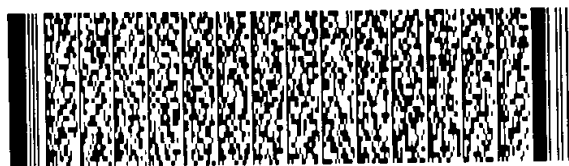
2. 本發明以固定角度如45度角旋轉的兩對角方形圖案作為第一與第二光罩上的圖案，可防止孔洞之間的光阻坍塌。

3. 本發明利用旋轉一固定角度的兩對角方形圖案作為第一與第二光罩上的圖案，能增加孔洞之圖形密度。

4. 本發明因為以旋轉一固定角度的兩對角方形圖案作為第一與第二光罩上的圖案，並且進行兩次曝光，故較習知以光學近接校正法(optical proximity correction，簡稱OPC)進行曝光之製程簡單。

5. 本發明可以使晶片在進行曝光、顯影製程時，能達到產品要求的標準，減少製作產品的失敗率，進而提昇產品的良率與增加產能。

雖然本發明已以一較佳實施例揭露如上，然其並非用以限定本發明，任何熟習此技藝者，在不脫離本發明之精神和範圍內，當可作些許之更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。

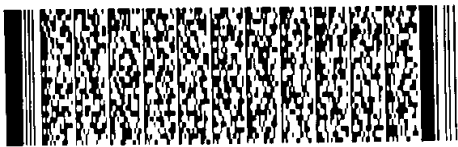


圖式簡單說明

第1A、1B圖以及第2A、2B圖是習知一種利用兩次曝光來形成半導體孔洞的製造流程示意圖；

第3圖是依照本發明一較佳實施例之形成半導體孔洞的製造步驟圖；以及

第4圖是依照本發明一較佳實施例之形成半導體孔洞的佈局俯視圖。



六、申請專利範圍

1. 一種形成半導體孔洞的方法，適於在一光阻層中形成複數個孔洞，包括：

利用一第一光罩對該光阻層進行第一次曝光，其中該第一光罩的圖案係對角的複數個第一多邊形圖案，且該些第一多邊形圖案以一第一排列方向分別旋轉一固定角度；

利用一第二光罩對該光阻層進行第二次曝光，其中該第二光罩係對角的複數個第二多邊形圖案，且該些第二多邊形圖案以該第一排列方向分別旋轉該固定角度，並與該些第一多邊形圖案的位置呈鏡像排列；以及

對該光阻層進行一顯影製程，以形成該些孔洞。

2. 如申請專利範圍第1項所述之形成半導體孔洞的方法，其中該固定角度為45度。

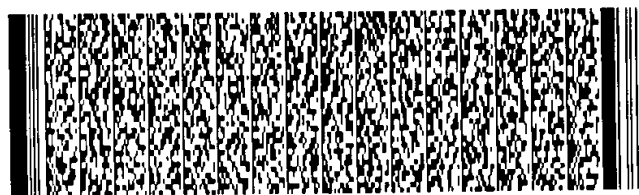
3. 如申請專利範圍第1項所述之形成半導體孔洞的方法，其中該些多邊形圖案適用於正光阻進行曝光所用之光罩。

4. 如申請專利範圍第1項所述之形成半導體孔洞的方法，其中形成該些孔洞之後，更包括進行一離子植入製程。

5. 如申請專利範圍第4項所述之形成半導體孔洞的方法，其中該離子植入製程之後，更包括去除該光阻層。

6. 如申請專利範圍第1項所述之形成半導體孔洞的方法，其中形成該些孔洞之後，更包括進行一蝕刻製程。

7. 如申請專利範圍第6項所述之形成半導體孔洞的方法，其中該蝕刻製程之後，更包括去除該光阻層。



六、申請專利範圍

8. 一種離子植入製程，包括：

於一基底上形成一介電層；

於該介電層上形成一光阻層；

利用具有對角的複數個第一多邊形圖案的一第一光罩進行第一次曝光，且該些第一多邊形圖案以一第一排列方向分別旋轉一固定角度；

利用具有對角的複數個第二多邊形圖案的一第二光罩進行第二次曝光，其中該些第二多邊形圖案以該第一排列方向分別旋轉該固定角度，並與該些第一多邊形圖案的位置呈鏡像排列；

對該光阻層進行一顯影製程，以形成複數個孔洞，並暴露出部分該介電層；以及

進行一離子植入製程。

9. 如申請專利範圍第8項所述之離子植入製程，其中該固定角度為45度。

10. 如申請專利範圍第8項所述之離子植入製程，其中該些多邊形圖案適用於正光阻進行曝光所用之光罩。

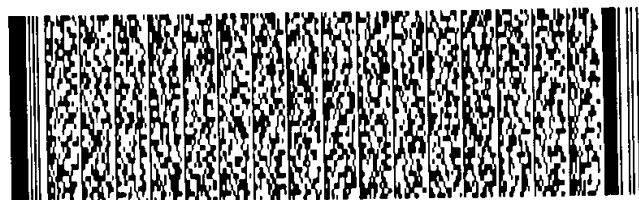
11. 如申請專利範圍第8項所述之離子植入製程，其中該離子植入製程之後，更包括去除該光阻層。

12. 如申請專利範圍第8項所述之離子植入製程，其中於該基底上形成該介電層之後，更包括平坦化該介電層。

13. 一種形成接觸窗洞的方法，包括：

於一基底上形成一介電層；

於該介電層上形成一光阻層；



六、申請專利範圍

利用具有對角的複數個第一多邊形圖案的一第一光罩進行第一次曝光，且該些第一多邊形圖案以一第一排列方向分別旋轉一固定角度；

利用具有對角的複數個第二多邊形圖案的一第二光罩進行第二次曝光，其中該些第二多邊形圖案以該第一排列方向分別旋轉該固定角度，並與該些第一多邊形圖案的位置呈鏡像排列；

對該光阻層進行一顯影製程，以形成複數個孔洞，並暴露出部分該介電層；以及

以具有該些孔洞的該光阻層作為罩幕，對該介電層進行一蝕刻製程，以形成複數個接觸窗洞。

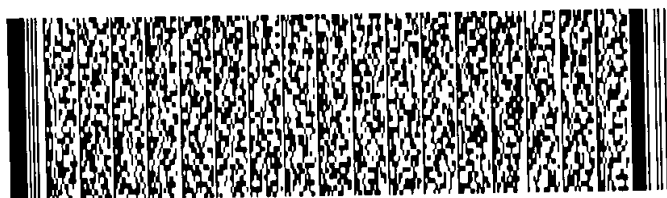
14. 如申請專利範圍第13項所述之形成接觸窗洞的方法，其中該固定角度為45度。

15. 如申請專利範圍第13項所述之形成接觸窗洞的方法，其中該些多邊形圖案適用於正光阻進行曝光所用之光罩。

16. 如申請專利範圍第13項所述之形成接觸窗洞的方法，其中對該介電層進行該蝕刻製程之後，更包括去除該光阻層。

17. 如申請專利範圍第13項所述之形成接觸窗洞的方法，其中在該基底上形成該介電層之後，更包括平坦化該介電層。

18. 一種形成半導體孔洞的方法，適於在一光阻層中形成複數個孔洞，包括：



六、申請專利範圍

利用一第一光罩對該光阻層進行第一次曝光，其中該第一光罩的圖案係對角的複數個第一正方形圖案，且該些第一正方形圖案以一第一排列方向分別旋轉一固定角度；

利用一第二光罩對該光阻層進行第二次曝光，其中該第二光罩係對角的複數個第二正方形圖案，且該些第二正方形圖案以該第一排列方向分別旋轉該固定角度，並與該些第一正方形圖案的位置呈鏡像排列；以及

對該光阻層進行一顯影製程，以形成該些孔洞。

19. 如申請專利範圍第18項所述之形成半導體孔洞的方法，其中該固定角度為45度。

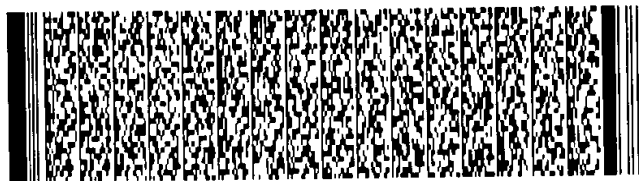
20. 如申請專利範圍第18項所述之形成半導體孔洞的方法，其中該些正方形圖案適用於正光阻進行曝光所用之光罩。

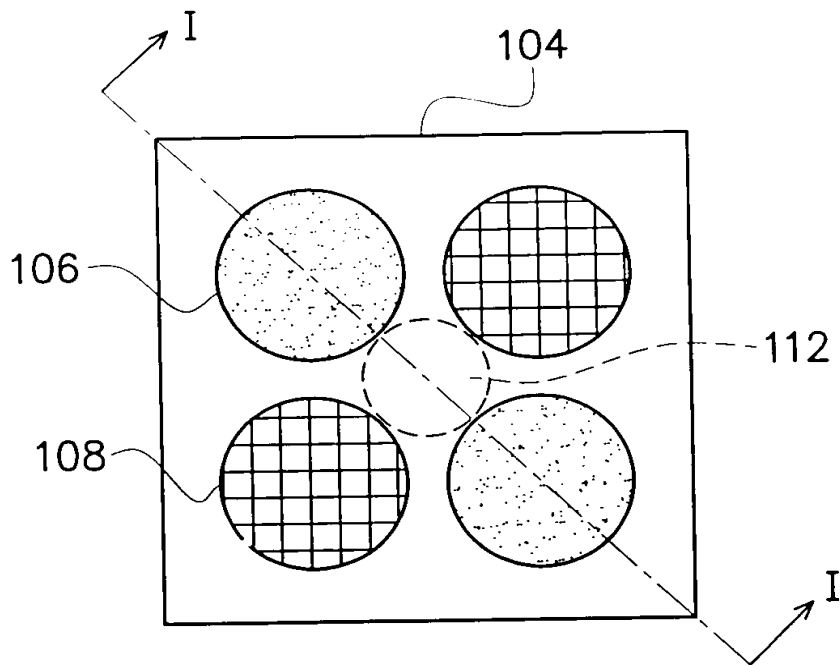
21. 如申請專利範圍第18項所述之形成半導體孔洞的方法，其中形成該些孔洞之後，更包括進行一離子植入製程。

22. 如申請專利範圍第21項所述之形成半導體孔洞的方法，其中該離子植入製程之後，更包括去除該光阻層。

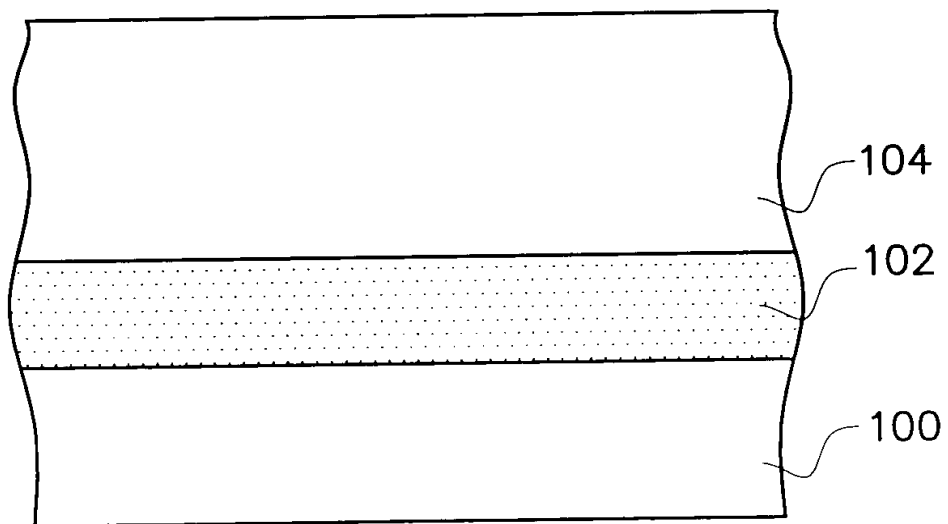
23. 如申請專利範圍第18項所述之形成半導體孔洞的方法，其中形成該些孔洞之後，更包括進行一蝕刻製程。

24. 如申請專利範圍第23項所述之形成半導體孔洞的方法，其中該蝕刻製程之後，更包括去除該光阻層。

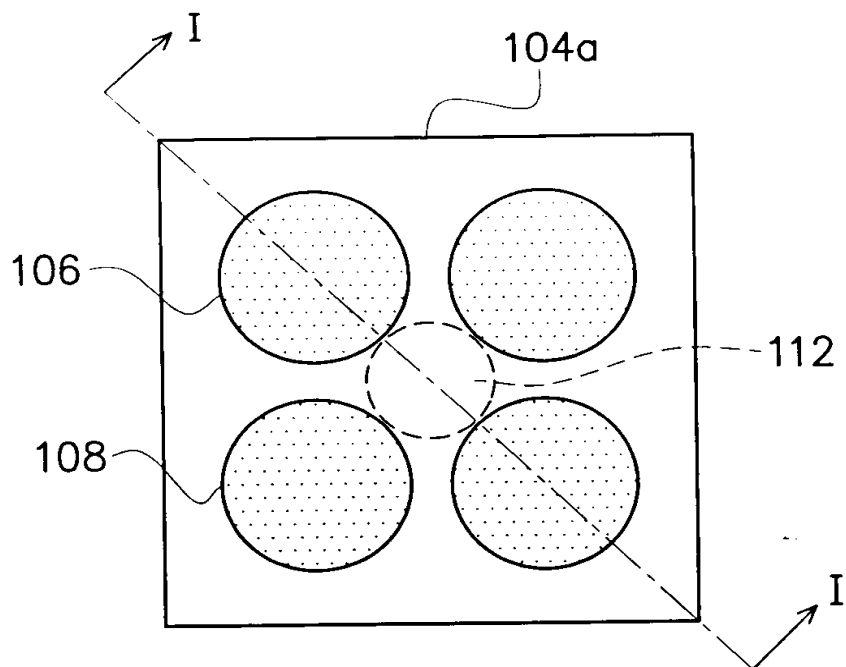




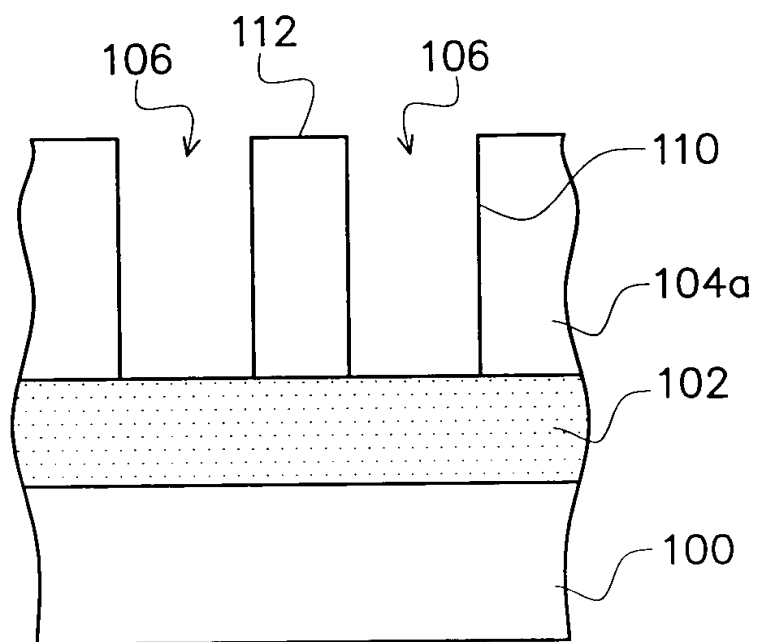
第 1A 圖



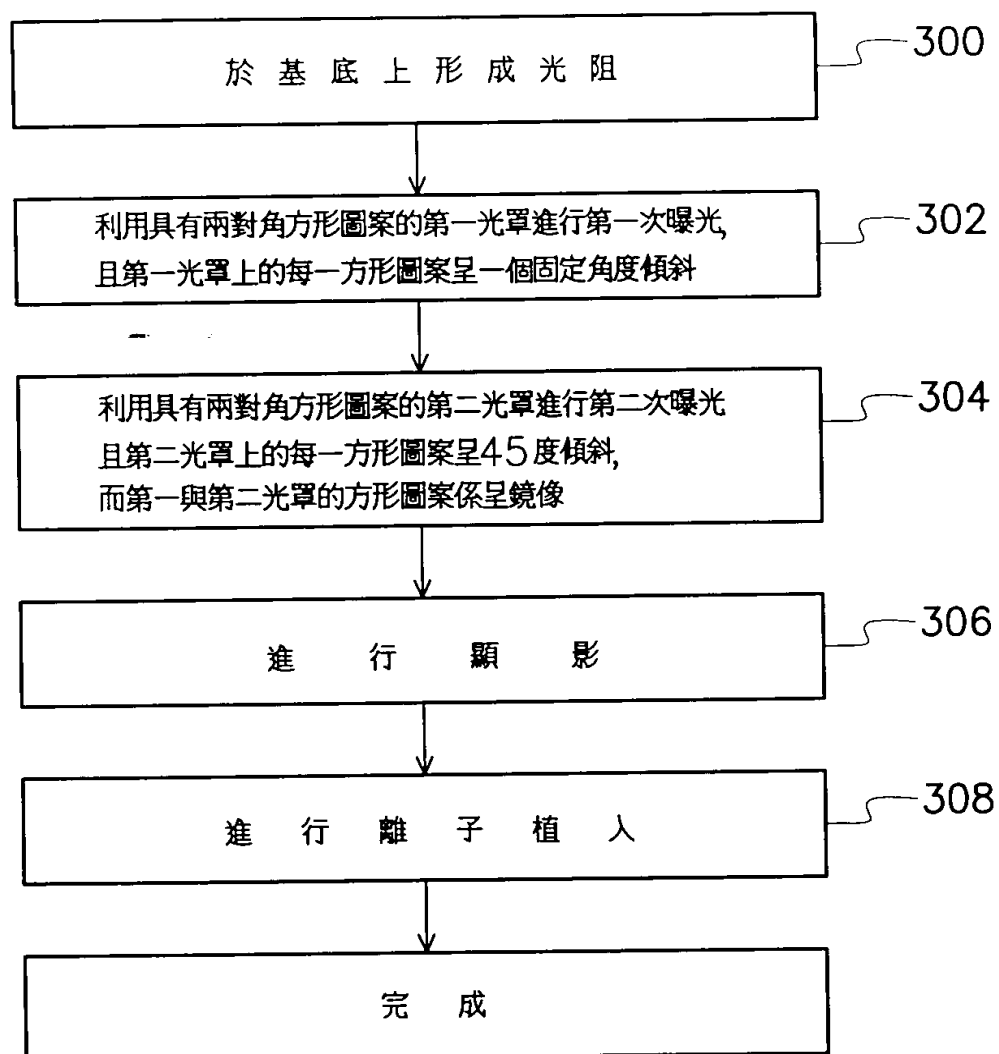
第 1B 圖



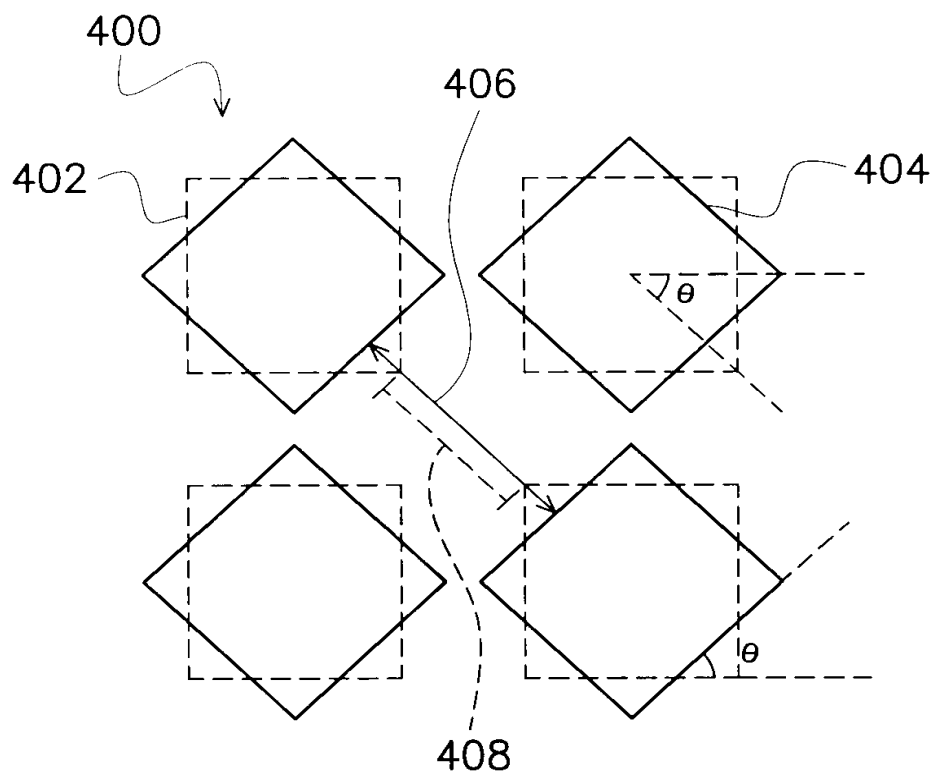
第 2A 圖



第 2B 圖

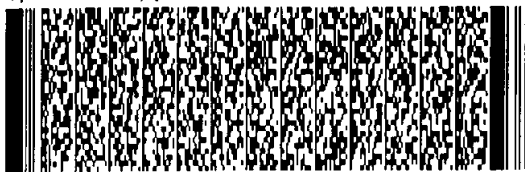


第 3 圖

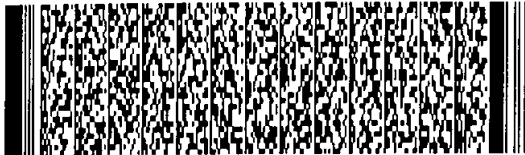


第 4 圖

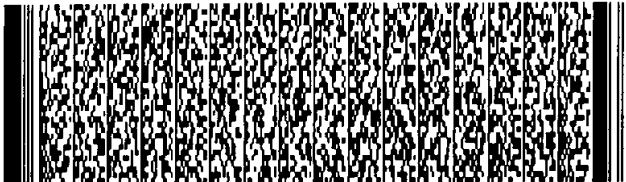
第 1/16 頁



第 2/16 頁



第 5/16 頁



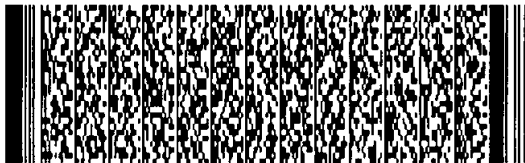
第 6/16 頁



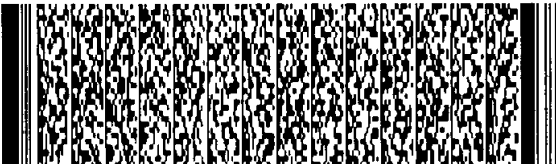
第 7/16 頁



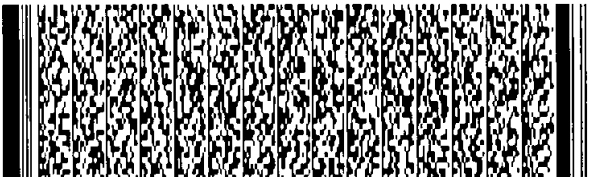
第 8/16 頁



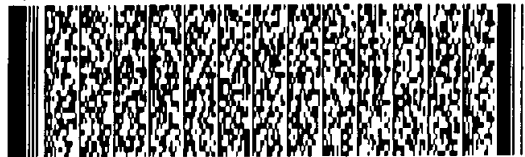
第 9/16 頁



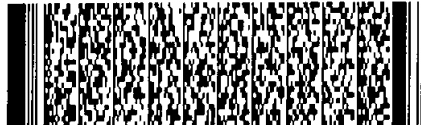
第 10/16 頁



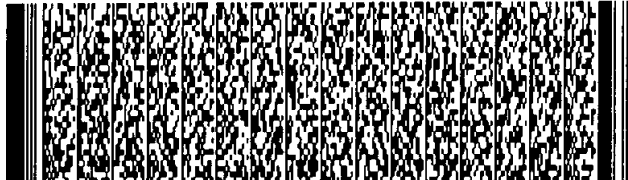
第 2/16 頁



第 3/16 頁



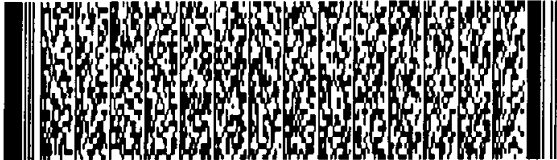
第 5/16 頁



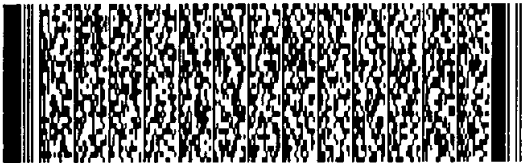
第 6/16 頁



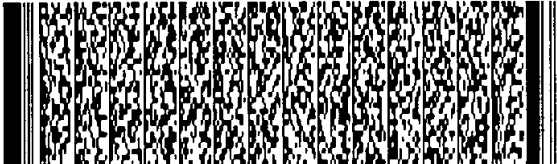
第 7/16 頁



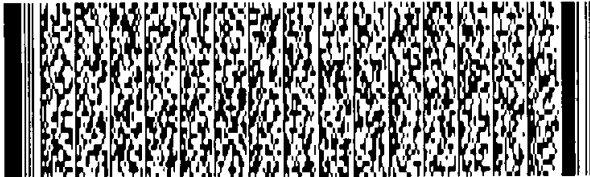
第 8/16 頁



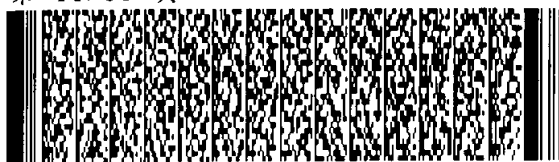
第 9/16 頁



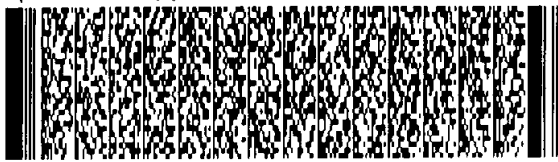
第 10/16 頁



第 11/16 頁



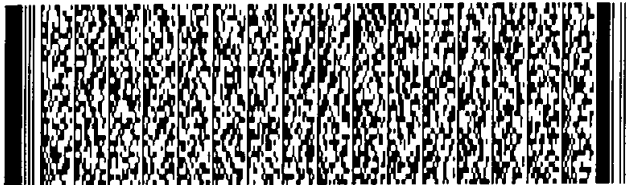
第 11/16 頁



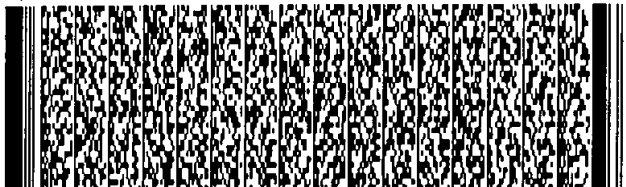
第 12/16 頁



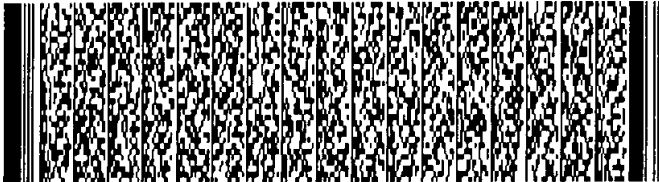
第 13/16 頁



第 14/16 頁



第 15/16 頁



第 16/16 頁

